

Международная конференция по микроэлектронике

В апреле 1970 г. в Париже происходила Международная конференция по микроэлектронике, организованная Союзом международных технических ассоциаций и Французским обществом электроники и радиотехники. Конференция была приурочена к ежегодно проводящейся в Париже выставке (салону) электронных компонентов, на которой микроэлектроника была широко представлена. В конференции приняло участие около 1000 специалистов из большинства стран мира; было заслушано более 100 докладов. На выставке свою продукцию демонстрировали около 1000 фирм.

Конференция и выставка показали большие успехи в различных отраслях микроэлектроники, достигнутые в результате бурного развития этой отрасли техники за последние годы. Ниже кратко сообщается об основных достижениях в разработке и применении интегральных микросхем различных типов.

Логические интегральные схемы. Наибольшее быстродействие из представленных на выставке имеют монолитные логические дискретные интегральные схемы фирмы «Моторола» (США) типа МЕСL-III, выполненные по транзисторной логике со связанными эмиттерами. Они имеют следующие характеристики: задержка прохождения сигнала через логический элемент 0,9 нсек, максимальная частота работы триггера 350 МГц, рассеиваемая мощность 55 мвт. Система полностью совместима с менее быстродействующими и более дешевыми другими системами этой фирмы.

В докладе Рузье и др. (Франция) сообщается о разработке субнаносекундной системы логических схем MUR, имеющей структуру несколько отличную от выпускаемой фирмой «Моторола». Ее электрические параметры близки к приведенным выше, за исключением того, что рассеиваемая мощность в два с лишним раза меньше. Подчеркивается, что для субнаносекундного диапазона большое значение приобретают связи между схемами. Необходимо использование многослойного печатного монтажа. Отдельные слои отводятся для земляной шины и шин питания. Сигнальные провода выполняются в виде несимметричных полосковых линий.

Доклад Г. Лакруа (Франция) посвящен описанию пересчетной декады с разрешающим временем менее 1 нсек. Основой декады являются триггеры на туннельных диодах, соединенные по кольцевой схеме. Показывается, что разрешающее время триггера на туннельном диоде определяется временем, требующимся для переключения диода из состояния с низким напряжением в состояние с высоким напряжением.

Линейные интегральные схемы. Большие возможности линейных интегральных схем отмечены в обзорном докладе Видлара (США) и других докладах. До последнего времени применение линейных интегральных схем сдерживалось из-за опасений, что они приведут к ухудшению характеристик, увеличению стоимости разработки и изготовления. Но представленные на конференцию устройства на линейных интегральных схемах показывают, что они уже в настоящее время имеют характеристики равные, а в ряде случаев даже лучшие, чем подобные устройства на транзисторах. Имеются предпосылки для снижения стоимости линейных интегральных схем. В докладе Рауля и др. (Франция) описываются три схемы, предназначенные для аналогового преобразования сигналов, поступающих от детекторов ядерных частиц: усилитель — ограничитель, линейная схема пропускания и удлинитель

сигнала с сохранением амплитуды. Все связи в схемах выполнены по постоянному току.

На конференцию были представлены также описания цифро-аналоговых и аналого-цифровых преобразователей, различных усилителей, видеодетекторов, компараторов, регуляторов и т. д.

Большие интегральные схемы (БИС). Разработка БИС — одно из основных направлений развития микроэлектроники. После создания интегральных схем был предложен следующий шаг по повышению степени интеграции — размещение на одной пластинке или кристаллике кремния (чипе) большого числа транзисторов и других элементов, а также соединений между ними. Иногда соединения делаются на отдельной пластинке, которая помещается в один герметический корпус с кристалликом. К большим интегральным схемам относят схемы, содержащие более 100 транзисторов в одном кристаллике.

Обзор применений БИС и перспектив их развития был сделан в докладе Х. Руденберга (США). По сравнению с обычными интегральными схемами схемы на БИС могут выполнять более сложные логические функции, они технологичны при массовом производстве; может быть получена большая надежность, а также меньшая стоимость, приходящаяся на одну логическую операцию. Но переход на БИС требует больших начальных затрат; на внедрение новой технологии требуется несколько лет. Ошибочные решения обходятся очень дорого.

В настоящее время БИС наибольшее применение нашли для запоминающих устройств ЭВМ. Таким схемам было посвящено несколько докладов. БИС позволяют значительно сократить время выборки из запоминающих устройств по сравнению с ферритовыми сердечниками. Чаще всего применяются запоминающие устройства на МОП (металл — окисел — полупроводник)-структурах. Они наиболее технологичны и дешевы и имеют время выборки порядка 100 нсек. Особенно удобны эти схемы для постоянных запоминающих устройств; одна БИС такого типа содержит до 8192 транзисторов.

Запоминающие устройства со временем выборки (25 ÷ 10) нсек позволяют получить БИС, выполненные на основе биполярных (обычных) транзисторов. Пока такие схемы менее технологичны, но как утверждают некоторые авторы, например К. Шмидт и А. Шмел (Швейцария), в ближайшем будущем по стоимости они будут вполне конкурентоспособны с запоминающими устройствами на МОП-структурах, превосходя их по быстродействию в 5—10 раз.

В ближайшее время следует ожидать появления на БИС и других блоках ЭВМ. Вероятно, не так далеко время, когда ЭВМ смогут создаваться полностью на БИС, что позволит существенно расширить их логические возможности; это будут уже машины нового (четвертого) поколения.

Х. Руденберг (США) полагает, что в будущем следует ожидать большого прогресса в дальнейшем повышении степени интеграции схем, поскольку сейчас еще далеки от принципиальных физических ограничений как размеры кристалликов, так и размеры отдельных транзисторов, а также число выводов из корпуса и т. д. Повышение степени интеграции может привести к появлению нового типа схем — «гигантских» интегральных схем. Докладчик не исключает возможности, что такие схемы когда-нибудь позволят создать

на одном кристаллике все запоминающее устройство, а может быть, и всю ЭВМ.

Применение ЭВМ для разработки, изготовления и проверки интегральных схем. Широкое распространение интегральных схем и, в первую очередь, БИС, было бы невозможным без применения ЭВМ при их разработке, изготовлении и проверке. Всем этим вопросам на конференции было уделено большое внимание. Обзорный доклад был сделан С. Фортом (Великобритания).

Разработка схемы начинается с задания тех логических функций, которые она должна выполнять. Такие функции можно выразить каким-либо математическим способом, например, с помощью логической алгебры, таблиц и т. д. Эта информация вводится в ЭВМ, которая с помощью соответствующих программ выдает схему уже в виде логических элементов, например, на экране электронно-лучевой трубки.

Следующим этапом должен быть анализ работы схемы, который целесообразно проводить перед стадией изготовления, чтобы избежать в дальнейшем больших потерь времени и средств. В докладе Р. Верже (Франция) указывается на целесообразность применения для исследования интегральных схем бинарного анализа, который требует дальнейшего развития. В нескольких докладах описываются программы разной сложности, созданные для анализа схем. В докладе Ж. Тарбурье (Франция) приводятся программы для проверки логических цепей и методика проведения такой проверки. В библиотеке программ имеются модели каждого активного элемента. С помощью программы можно получить временную диаграмму работы схемы в любой точке с учетом задержек, вносимых логическими элементами. Программа рассчитана на схему, имеющую до 200 логических элементов и до 300 узловых точек. Она содержит 900 команд и занимает 20 000 ячеек. При обнаружении ошибок в логике работы в схему, хранящуюся в ЭВМ, могут быть внесены исправления с помощью светового карандаша.

При разработке масок (трафаретов) для изготовления БИС входными данными для ЭВМ являются логическая схема, а также размер пластинки и конфигурация различных элементов, которые находятся в би-

блиотеке программ. В разных докладах описывались системы с разной степенью автоматизации. В системе, предложенной П. Бутом (Великобритания) большая роль отводится взаимодействию человека с ЭВМ. Сначала инженер с помощью программы предварительно размещает активные элементы на экране трубки, на которую выводится координатная сетка. При этом с помощью светового карандаша легко производить перемещение схемы по экрану и вносить в нее изменения, которые будут необходимы после проведения топологических исследований на оптимальность размещения элементов и связей между ними. После окончания разработки маски результаты записываются на специальном языке и заносятся в запоминающее устройство на дисках. Вывод полученной маски производится на фотонегатив. Изготовление интегральных схем с фотонегативов осуществляется с помощью специальных автоматических машин; во многих из них используется лазерный луч. ЭВМ может и непосредственно управлять машиной, производящей БИС.

Для проверки изготовленных БИС разработаны специальные программы, дающие определенную последовательность контрольных сигналов. В докладе Э. Маннинга и Д. Козна (Канада) описывается программа, названная «имитатор ошибок». Она предсказывает поведение схемы при наличии определенных ошибок. Инженер при проверке схем должен только рассматривать результаты, выдаваемые ЭВМ. Доклад К. Дюрана и др. (Франция) посвящен описанию управляемой ЭВМ измерительной системы, предназначенной для автоматической проверки интегральных схем. Система производит до 500 измерений в секунду, что позволяет проверять до 5 схем в секунду.

Следует отметить, что вопросам разработки интегральных схем с помощью ЭВМ большое внимание уделяется во многих ядерных институтах; например, во французском центре ядерных исследований в Сакле (посещение которого было организовано для участников конференции) для этих целей используется одна из наиболее мощных современных ЭВМ IBM 360/91.

Труды конференции изданы оргкомитетом.

А. Н. СИНАЕВ

XV Югославский симпозиум «ЮРЕМА-70»

В апреле 1970 г. в Загребе проходил XV юбилейный симпозиум «ЮРЕМА-70». В работе симпозиума приняли участие около 400 человек из различных стран, было представлено 90 докладов. Работало четыре секции: процессы, измерения и регулирование; применение электронных вычислительных машин; телеинформатика (с рассмотрением вопросов телемеханики и телеметрии); кибернетика в современной науке и обществе.

Доклады симпозиума охватывают широкий круг проблем применения автоматизации в промышленности (регулирование технологических процессов, измерение неэлектрических величин), применения вычислительной техники в промышленности, медицине и биологии. Было уделено большое внимание вопросам теории автоматического регулирования, некоторым философским аспектам применения кибернетики, разработкам языков программирования и некоторым специальным вопросам математического обеспечения электронных вычислительных машин (ЭВМ).

Несмотря на то, что во многих докладах рассматривались проблемы автоматизации и управления в промышленности, транспорте и других областях хозяйства,

некоторые доклады представляют несомненный интерес для инженеров, занимающихся вопросами эксплуатации и разработки систем ускорителей и реакторов, а также для математиков-программистов, связанных с такими установками. Следует отметить доклады специалистов Загребского электротехнического института им. Раде Кончара, посвященных применению тиристоров в мощных системах, в частности доклады по расчету максимальной температуры перегрева тиристоров, работающих в импульсном режиме, по регулированию скорости асинхронных двигателей.

Вопросы теории автоматического регулирования были детально освещены в докладах «Прикладные методы определения переходных характеристик комплексных динамических систем» (А. Т. Москов, НРБ), «Самонастраивающиеся системы для процессной техники» (ГДР), «Структурный состав цифровых систем и связей на основе направленных графиков и соответствующих матриц ошибок» (Югославия).

Доклад Л. Трамуж (ПТТ, Загреб, Югославия) был посвящен проблемам связи вычислительных центров в единую систему на примере почты. Доктор