

Применение интегрированной среды IEESD-2000 для разработки систем на базе FPSLIC

FPSLIC И SYSTEM DESIGNER

Удешевление и сокращение сроков разработки систем на кристалле - одно из важнейших направлений развития цифровой микроэлектроники. Важный шаг в данном направлении сделала фирма ATMEL (США), анонсировавшая выпуск во втором квартале 2000 года микросхемы типа FPSLIC (*Field Programmable System Level Integration Circuits*)[1,2]. Основное достоинство таких микросхем - размещение на одном кристалле фиксированного сложного микропроцессорного ядра, включая оперативную память для хранения программ и данных, а также достаточного объема программируемой логики для специализации кристалла пользователем под конкретную задачу. Заявленные фирмой ATMEL основные следствия такого инженерного решения включают пониженное энергопотребление, увеличение производительности и революционное сокращение времени выхода на рынок разрабатываемой системы. Последнее может быть достигнуто только при наличии адекватных новым инженерным решениям программных средств разработки и верификации проектов. Фирма объявила о готовности параллельно с выпуском новых FPSLIC-чипов (AT94K40, AT94K20 и AT94K10) выпустить и соответствующую программную разработку, получившую название System Designer. "По существу, это многооконная структура с удобным пользовательским интерфейсом, которая позволяет использовать многочисленные программные инструментальные пакеты" [1]. Для разработки программного обеспечения в System Designer интегрирован AVR Studio версии 3.xx. Для ввода описаний аппаратного обеспечения используется HDLPlanner, поддерживающий языки VHDL и Verilog. Для моделирования аппаратного обеспечения фирма ATMEL включила ModelSim (от Mentor Graphics). Для анализа взаимодействия аппаратуры и программного кода в System Designer реализована прозрачная для пользователя интеграция AVR Studio и ModelSim.

IEESD-2000 и модель микропроцессора AVR

В данной статье рассматривается альтернативная среда разработки проектов (<http://nit.gsu.unibel.by>) на базе FPSLIC, которая создана на базе универсальной интегрированной среды разработки встроенных систем IEESD-2000 (*Integrated Environment for Embedded Systems Development*) [3,4,9-11]. IEESD-2000 обеспечивает иерархическое проектирование цифровых систем от поведенческого до логического уровня, поддерживая методологии "сверху - вниз" и "снизу - вверх". В том числе, одна или несколько компонент системы могут представлять модели процессоров (как типа iInstruction Accurate, так и типа "Cycle-Accurate"). Для процессорных компонентов поддерживаются средства встроенного редактирования исходных текстов программ на современных языках программирования (ассемблер, C и др.). Для ассемблеров имеются встроенные средства ассемблирования в машинные коды и автоматическая загрузка сформированных машинных кодов в соответствующие ОЗУ на схемах и/или внутренние ОЗУ. Для языков более высокого уровня имеется возможность использовать внешние средства компиляции от сторонних производителей.

В IEESD-2000 поддерживается совместная симуляция аппаратного и программного обеспечения проекта. Система содержит продвинутое средства отладки и анализа результатов симуляции.

Для отлаженного аппаратного обеспечения генерируется описание на синтезируемом подмножестве языка VHDL (практически используются только логические функции).

В настоящее время в IEESD-2000 имеется модель ядра AVR. На базе данной модели выполнен (спроектирован, просимулирован, отлажен и изготовлен) электронный ключ для защиты системы IEESD-2000 от несанкционированного копирования, обеспечивающий также аренду IEESD-2000, сетевое использование и плавающие лицензии.

На базе этой же модели ведётся разработка универсальных внутрисхемных эмулятора и симулятора, настраиваемых на целевую архитектуру [5,6].

Таким образом, наличие в IEESD-2000 модели ядра AVR позволяет с успехом использовать IEESD-2000 для разработки любых микропроцессорных (и даже мультимикропроцессорных) систем, в том числе и систем на базе чипов семейства AT94Kxx.

IEESD-2000 и динамическое реконфигурирование FPSLIC

Важнейшей особенностью FPSLIC семейства AT94Kxx является возможность динамического реконфигурирования системы. То есть FPGA может быть перепрограммирован под управлением AVR непосредственно в процессе работы. "...Например, можно сохранить несколько вариантов конфигурации FPGA во внешней энергонезависимой памяти, а затем, по мере необходимости, переписывать их в AVR, переформатировать и перезагружать в FPGA" [1].

В IEESD-2000 обеспечена поддержка адекватного моделирования и таких процессов, причём на нескольких уровнях представления проектов. Во-первых, конфигурационный файл может просто определять поведение соответствующего фрагмента аппаратного обеспечения. Во-вторых, мы можем визуализировать функционально-логическое представление сконфигурированного содержимого FPGA. И наконец, в третьих, с конфигурационным файлом может быть связан проект IEESD-2000, который собственно и послужил источником конфигурационного файла. Таким образом, IEESD-2000 максимально гибко и с необходимой адекватностью обеспечивает симуляцию и анализ динамически реконфигурируемых систем.

Технология разработки моделей микропроцессоров

Важно отметить, что в рамках IEESD-2000 разработана технология создания моделей микропроцессоров, что позволяет легко переходить на новые разработки. В статье [2] сообщается о планах фирмы ATMEL исполнить FPSLIC на базе ядра ARM и готовности также разработать и поставлять в составе FPSLIC и другие ядра, вплоть до DSP, по "требованию рынка". В [2] отмечается также, что многие другие производители микросхем (например, LICENT TECHNOLOGIES, LSI LOGIC, TRISCEND) предпринимают аналогичные усилия по размещению в одном кристалле микропроцессорного ядра и программируемой логики. В частности, упоминается об анале фирмой TRISCEND своего нового чипа TL505 (ядро 8032, 40 МГц, 10 MIPS, 16 Кбт SRAM, 6500 логических вентилях).

Это подчеркивает актуальность возможности при использовании IEESD-2000 легко переходить с одних FPSLIC на другие. Более того, использование IEESD-2000 гарантирует разработчику перенос его интеллектуальной собственности (иерархические проекты и синтезируемые VHDL-описания аппаратного обеспечения, исходные тексты и машинные коды программного обеспечения) на любые новые технологии создания чипов.

В IEESD-2000 уже реализовано ядро микропроцессора семейства MCS-51. На базе этого микроконтроллера нами разработан аппаратно-программный отладчик (полноценный внутрисхемный эмулятор ANT-97) для микроконтроллеров семейства MCS-51 [7. 8].

Ведутся работы по созданию ядер для микропроцессоров Intel8086, Motorola 68HC08, Texas Instruments TMS370.

Могут быть выполнены и другие модели микропроцессоров/микроконтроллеров, нужных пользователю. Сроки изготовления моделей МП/МК перечисленного выше класса - от одного до трех месяцев.

Взаимодействие с инструментальной ЭВМ

Важным достоинством IEESD-2000 является наличие специальных моделей, обеспечивающих "безшовную" интеграцию программ, которые должны, исполняясь на IBM PC, взаимодействовать с моделью разрабатываемого проекта. Это полезно как в случае разработки устройств, сопрягаемых с IBM PC (по параллельному или последовательному порту, PCI-шине и так далее), так и в случае использования разработчиком ПК типа IBM PC как средства генерации тестовых воздействий на разрабатываемую систему.

Добавляя в свой проект модель, например, параллельного порта, можно обеспечить взаимодействие реальной программы на IBM PC, пишущей в параллельный порт (и/или читающей из него), с моделью системы, которая должна принимать информацию из этого порта (и/или отсылать туда свою информацию).

Такая возможность повышает адекватность моделирования, сокращая сроки разработки и повышая ее качество.

Средства отладки программного обеспечения

Поскольку среда отладки программного обеспечения настраивается на целевую архитектуру, то ее развитие осуществляется как для всех процессоров, модели которых уже созданы, так и для тех, модели которых будут созданы в будущем. Это позволяет сосредоточить значительные усилия на обеспечении эффективности и качества среды разработки без боязни напрасных потерь в человеко-годах (в связи с неактуальностью того или иного процессора).

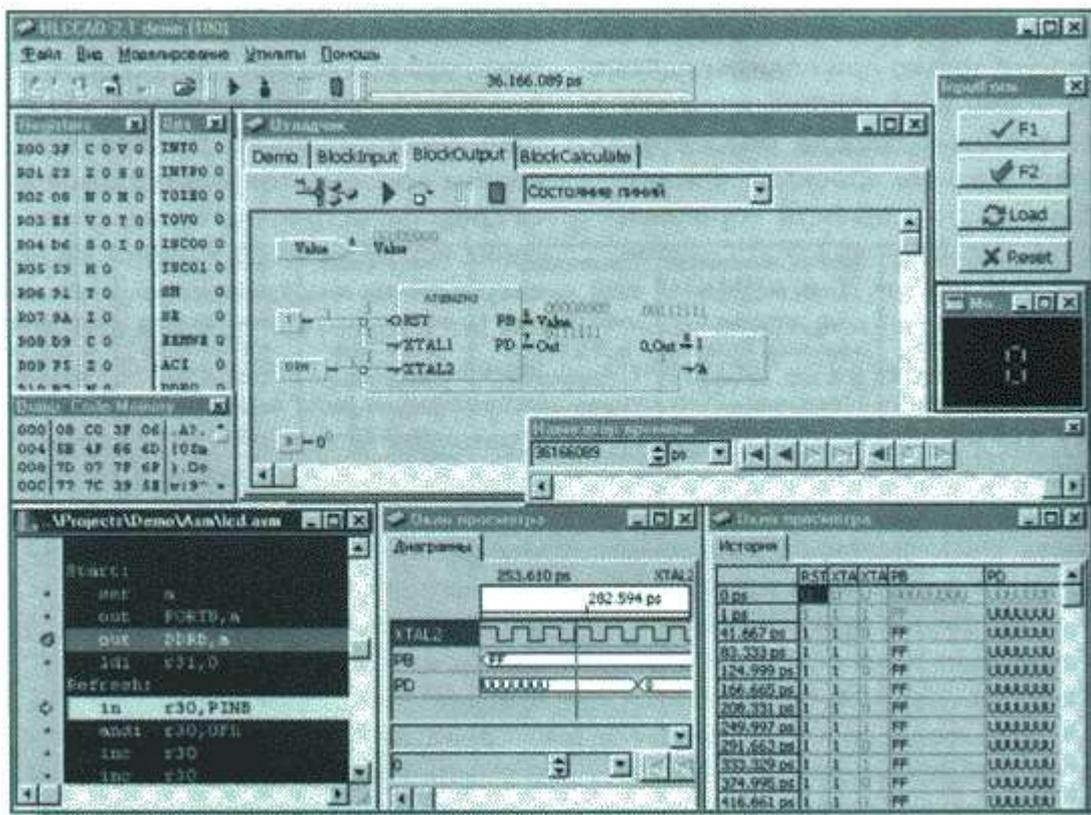


Рисунок. Внешний вид среды отладки

Такой подход позволил получить среду разработки, объединяющую в себе лучшие качества современных средств отладки программного обеспечения микроконтроллеров (<http://nit.gsu.unibel.by/winter>).

В частности, в поле зрения нашего сравнения попали AVR Studio, mVision, ProView32.

Средства отладки аппаратного обеспечения

Средства отладки аппаратного обеспечения (<http://nit.gsu.unibel.by/>) отличаются от традиционных в лучшую сторону по следующим параметрам:

- возможность симуляции мультимикропроцессорных систем (в том числе, и с разными типами процессоров);
- высокая скорость симуляции;
- генерация синтезируемого VHDL-текста аппаратного обеспечения, скомпонованного из элементов поставляемых параметризованных библиотек;
- возможность совместной отладки с программным обеспечением (с использованием команд на моделирование как из окон схем, так и из окон исходных текстов программ);
- продвинутые средства интеллектуального анализа результатов моделирования: вывод и редактирование на схеме значений на любых контактах (внешних и внутренних любой вложенности), элементах памяти (регистров, счётчиков, ОЗУ, ПЗУ); фильтры списков сигналов, обеспечивающие автоматизированное группирование отдельных линий в специализированные окна; навигатор по времени (с восстановлением на схеме и в памяти данных и программ информации, соответствующей установленному моменту времени); средства визуализации и звукового воспроизведения цифровых сигналов.

К недостаткам средств разработки аппаратного обеспечения в IEESD-2000 следует отнести отсутствие встроенных средств синтеза и программирования ПЛИС. Полученное в IEESD-2000 синтезируемое VHDL-описание необходимо загружать в САПР более низкого уровня для синтеза, получения конфигурационных файлов и непосредственного программирования чипов.

Возможности по специализации IEESD-2000 для FPSLIC AT94Kxx

Поскольку аппаратная часть семейства FPSLIC жёстко фиксирована (даже при наличии некоторых параметров), возможно сокращение трудозатрат разработчиков при регулярной работе с FPSLIC в случае разработки средствами IEESD-2000 специального параметризованного проекта для FPSLIC семейства AT94Kxx.

Этот проект может включать все определённые фирмой ATMEL известные компоненты и связи между ними. Например, микроконтроллер AVR, блоки ОЗУ, средства реконфигурации, структуру FPGA с точным указанием логических элементов FPGA и связей между ними.

В этом случае разработчики автоматически получают возможность как ручного управления размещением ресурсов проекта на ресурсах FPSLIC, так и коррекции результатов автоматического синтеза, а также возможность моделирования и соответствующей визуализации результатов моделирования непосредственно на логических элементах и связях внутри FPGA.

Такой подход позволит также, в случае необходимости, проводить дополнительную оптимизацию проектов на FPSLIC.

Литература

1. Кривченко И. [Системная интеграция в микроэлектронике - FPSLIC // Chip News. - 2000. - № 3. - С. 4-10.](#)
2. Кривченко И. [Системная интеграция в микроэлектронике - FPSLIC. Часть 2. FPSLIC - вопросы и ответы // Chip News. - 2000. - № 4. - С. 62-64.](#)
3. Долинский М. [Комплекс инструментальных средств разработки встроенных цифровых систем // Инженерная микроэлектроника. - 2000. - № 1. - С. 68-72.](#)
4. Долинский М.С. Интегрированная среда для разработки встроенных систем IEESD-2000. - Рига: Автоматика и вычислительная техника. - 1999. - № 3. - С. 26-35.
5. Долинский М.С., Зисельман И.М., Федорцов А.О. Внутрисхемные эмуляторы микропроцессоров и микроконтроллеров. - Рига: Автоматика и вычислительная техника. - 1999. - № 1. - С. 62-66.
6. Федорцов А.О. [Универсальный эмулятор микропроцессоров и микроконтроллеров // Chip News. - 2000. - № 1. - С. 18-20.](#)
7. Федорцов А.О., Зисельман И.М., Долинский М.С. Внутрисхемный эмулятор ANT-97 // Радиорынок. - 1998. - № 1. - С. 12-13.
8. Федорцов А., Долинский М. Устройство для отладки микропроцессорных систем // Электроника. - 1999. - № 1. - С. 18-19.
9. M.Dolinsky, High-level design of embedded hardware-software systems, *Advances in Engineering Software*, Vol. 31, No 3, March, 2000, ISSN 0965-9978, UK, Oxford, «ELSEVIER», pp. 17-23.
10. M.S. Dolinsky *Integrated environment IEESD-2000 for embedded system development*, *Automatic Control and Computer Sciences*, Allerton Press, New York, 1999, No 3, pp. 22-28.
11. M.S. Dolinsky, I.M. Ziselman, A.O. Fedortsov, *In-circuit emulators of microprocessors and microcontrollers*, *Automatic Control and Computer Sciences*, Allerton Press, New York, 1999, Vol. 33, No 1, pp. 53-56.

Тел.: (0232) 57 9192, 47 3713
E-mail: dolinsky@gsu.unibel.by