

Тенденции развития методов и средств автоматизации проектирования встроенных цифровых систем по материалам DATE '2003

В Мюнхене 3–7 марта 2003 года состоялась конференция и выставка «Design, Automation and Test in Europe» (DATE). Обзор материалов этого события прекрасно характеризует тенденции развития средств автоматизации проектирования встроенных цифровых систем.

Михаил Долинский

dolinsky@gsu.unibel.by

Введение

DATE — европейская конференция и выставка, привлекающая академических исследователей, промышленных специалистов, пользователей и производителей в области проектирования, автоматизации и тестирования электронных устройств и систем.

Среди спонсоров DATE '2003 были следующие организации: EDAA, EDA Consortium, IEEE-CS TTTC, IEEE-CS DATC, ECSI, Российская академия наук, ИППМ, ACM/SIGDA, IFIP WG 10.5.

Необходимо отметить сильную переориентацию DATE '2003 (по сравнению с предыдущими DATE-конференциями) с академических исследователей на реальных разработчиков, коммерческие организации, промышленные предприятия.

Прежде всего, это выразилось в существенном пополнении научной части DATE '2003 различными учебными и практическими семинарами (tutorials, hand-on tutorials, master-classes), проведенными различными фирмами непосредственно накануне открытия конференции.

Далее, в рамках конференции были ярко выделенные направления (Track) прикладной направленности:

- Track A: Ambient Intelligence (окружающая интеллектуальность).
- Track B: Reconfigurable Computing (реконфигурируемые вычисления).
- Track C: Тестирование.
- Track D: Designers Forum (проектирование аппаратного обеспечения).
- Track E: Embedded Software Forum (разработка программного обеспечения).

И только секции трека F были разнородными, куда попало все, что не совпало с тематикой треков A-E.

Во все треки в первую очередь принимались доклады о разработках, зарекомендовавших себя на практике или имеющие реальную практическую перспективу.

Мощным подтверждением сильной переориентации DATE на нужды практических разработчиков

стало внедрение специальных сквозных секций в программу конференции — Designers' Forum (1D-7D) и Embedded Software Forum (1E-10E), посвященных практическому опыту разработки аппаратного и программного обеспечения.

Наконец, в рамках DATE провело свои встречи огромное количество групп по интересам:

- EDAA Main Board;
- SoC Design face2face Discussion Forum;
- OpenAccess Interoperability Workshop;
- Accellera Member Meeting;
- CMP Users Meeting;
- EDAA General Assembly;
- VSI Alliance European Forum;
- EDAA PhD Forum;
- ETW (European Test Workshop) Steering Committee;
- IEE SoC Professional Network Executive Team Meeting;
- IEEE CS German Chapter Meeting;
- ITEA _SOPHOCLES_ Technical Meeting;
- IEE System-on-Chip Professional Network Lecture and Buffet;
- European SystemC Users Group Meeting;
- ACM/SIGDA Member Meeting;
- IEEE D&T Round Table;
- ETTC (European Test Technology Technical Council) Meeting;
- IEEE P1500 Standard Working Group;
- Leonidas Project Presentations;
- Leonidas Project Meeting;
- SystemC_AMS Study Group;
- ITEA _SOPHOCLES_ Demo Session;
- IEEE DASC WG P1076.1 (VHDL-AMS);
- DATE Sponsors Meeting.

Некоторые компании провели встречи пользователей своих продуктов, в том числе:

- Verisity Design Verification Club;
- Synopsys User Group (SNUG).

В рамках DATE '2003 был также проведен University Booth, где представлялись системы автоматизации проектирования, разработанные в университетах и научно-исследовательских институтах.

1. Учебные и учебно-лабораторные семинары

Моделирование систем с помощью SystemC. Организатор: Rachael Mahoney, Doulos (UK); лектор: John Aynsley, Doulos (UK). SystemC — это библиотека классов C++, предназначенная для моделирования систем, содержащих как аппаратное, так и программное обеспечение на различных уровнях абстракции и с использованием смешанных моделей вычислений. SystemC изначально была ориентирована на моделирование на уровне транзакций шин и успела здесь себя положительно зарекомендовать. Учебный пример демонстрировал практическое использование SystemC для моделирования на уровне транзакций.

Инфраструктурные IP-компоненты для поддержки SoC. Организатор: Dimitris Gizopoulos, Piraeus U (GR); лектор: Yervant Zorian, Virage Logic (US). В дополнение к функциональным IP-компонентам, сегодняшние SoC обязательно содержат специальные IP-блоки, называемые инфраструктурными, которые обеспечивают адекватные уровни поддержки и надежности. В тьюториале представляются примеры таких встроенных IP-компонентов для анализа и обнаружения ошибок, а также их коррекции.

Реконфигурируемые вычисления: основы, архитектуры, средства. Организатор: Andreas Koch, TU Braunschweig (DE); лектор: Andreas Koch, TU Braunschweig (DE). Цель данного тьюториала — ознакомить с концепцией реконфигурируемых вычислений (Reconfigurable Computing) профессионалов, имеющих опыт в разработке чипов и систем традиционными методами.

Анализ производительности SoC-проектов в области коммуникации. Организатор: Rolf Ernst, TU Braunschweig (DE); лекторы: Rolf Ernst, TU Braunschweig (DE), Andreas Herkersdorf, IBM (CH), Lothar Thiele, ETH Zurich (CH). Анализ производительности — важная задача при проектировании реальных сложных систем. Хорошо известно, что имеются серьезные проблемы решения этой задачи с помощью симуляции. С другой стороны, имеется значительный прогресс в аналитических методах, которые могут дополнять или даже заменять симуляцию при оценке производительности. Данный тьюториал представляет новые аналитические методы и демонстрирует их на учебных проектах.

Мультимикропроцессорные системы и сети на кристалле. Организатор: Ahmed Jerraya, TIMA, Grenoble (FR); лекторы: Giovanni De Micheli, Stanford U (US), Sungjoo Yoo, TIMA, Grenoble (FR), Luciano Lavagno, Politecnico di Torino (IT), Ahmed Jerraya, TIMA, Grenoble (FR). Современные SoC-проекты показывают ясную тенденцию к интеграции множества процессоров на одном кристалле. Основная проблема — обеспечить разработку соединением стандартных компонентов, как это делается для плат уже много лет. Переход к мультимикропроцессорным системам и сетям на кристалле создал несколько проблем, требующих решения в процессе проектирования.

Данный мастер-класс выделяет 4 основных направления.

Проф. Giovanni De Micheli рассмотрел системы, которые будут проектироваться через 5–10 лет на базе технологий 50–100 нм. Он рассказал о существенных проблемах межсоединений в новых технологиях, необходимости их разрешения на базе наработанных сетевых технологий и привел несколько практических примеров.

Док. Sungjoo Yoo представил обзор коммуникационных архитектур на кристалле с учетом программных и аппаратных аспектов и объяснил такие архитектуры коммуникационных интерфейсов как, VIA (Virtual Interface Architecture) и I2O (Intelligent I/O), в контексте SoC-проектов.

Проф. Luciano Lavagno рассказал об основных концепциях платформи-ориентированного проектирования, объяснил, как минимизируется время выхода на рынок при разделении труда между разработчиками (IP-провайдерами) и пользователями (исполнителями реальных проектов) за счет максимизации гибкости и повторного использования.

Док. Ahmed Jerraya представил подход, основанный на построении систем из базовых IP-модулей. Подход обеспечивает естественный путь абстракции программно-аппаратных интерфейсов для мультимикропроцессорных и сетевых приложений. Подход использует аппаратные интерфейсы для адаптации компонентов к коммуникационной сети и программный слой, включая операционную систему, чтобы изолировать прикладное программное обеспечение от архитектуры.

Современные достижения в верификации, проверке эквивалентности и SAT-решателях. Организатор: Dhiraj Pradhan, Bristol U (UK); лекторы: Dhiraj Pradhan, Bristol U (UK), Magdy Abadir, Motorola (US), Li-C Wang, UC Santa Barbara (US). В первой части тьюториала описывается поток проектирования и роль RTL-верификации. Дается обзор методов верификации, включая методы, основанные на симуляции, основные концепции проверки эквивалентности и автоматической генерации тестов. Далее представляется обзор решателей: структурная верификация; решатели, основанные на BDD; решатели, основанные на SAT. Во второй части более детально обсуждаются концепции SAT-решателей и представляются некоторые новые методы. Далее приводится обзор различных коммерчески доступных программных средств и области их применения.

В заключение выделяется ряд нерешенных проблем, в том числе проектирование для верифицируемости, и даются потенциальные направления развития.

В рамках предварительных мероприятий были проведены также учебно-лабораторные семинары (hand-on tutorials) по проектированию портативных электронных систем. Цель — дать присутствующим опыт реальной разработки. Это позволяет оценить полезность демонстрируемых инструментальных средств при выполнении собственного специфического проекта. После короткого введения участники собственноручно выпол-

няли учебные проекты на рабочих станциях Sun под руководством представителя от поставщика инструментальных средств.

Axis Systems и CoWare. Проектирование портативных электронных устройств требует создания не только новых аппаратных архитектур, но и программных компонентов, которые могут бесшовно взаимодействовать со специфицированной архитектурой.

В данном тьюториале CoWare и AXIS совместно демонстрируют возможности по успешному проектированию и верификации сложных платформи-ориентированных SoC.

Используя систему проектирования CoWare N2C, посетители начинают проект на системном уровне и, последовательно двигаясь через различные уровни абстракции, получают готовый к логическому синтезу верифицированный проект беспроводного цифрового устройства.

После завершения анализа для верификации созданного проекта используются такие продукты Axis Systems, как Xsim, Xtreme и Xpert, комбинирующие симуляцию, аппаратную акселерацию, эмуляцию и ко-верификацию программного и аппаратного обеспечения.

Верификация проекта выполняется на одной машине с использованием реконфигурируемой системы, которая адаптирует различные уровни абстракции проекта и обеспечивает все перечисленные выше способы верификации.

Aldec и Summit Design. В данном тьюториале посетителям предлагается спроектировать DSP-устройство, состоящее из цифрового усилителя и графического эквалайзера. Хотя этот проект использует БПФ-компоненты (БПФ — быстрое преобразование Фурье), оно может быть размещено в FPGA для повышения гибкости и сокращения стоимости разработки. Проект состоит из VHDL и Verilog-компонентов, посетители синтезируют проект и верифицируют его, тестируя реализацию в FPGA-чипе, используя разработки Aldec и Summit Design, интегрированные в Riviera-Elite.

Проект включает в себя следующие компоненты:

1. Высокоуровневое описание.
2. Главное устройство управления.
3. Устройство разделения каналов.
4. Двойной усилитель.
5. Двойной фильтр.
6. Двойной БПФ-преобразователь (два 16-точечных БПФ, выполненных как EDIF IP-компонента).
7. Тест.

TNI-Valiosys, Sonics, Texas Instruments. Портативность IP-компонентов становится критической составляющей успешности большинства SoC-проектов. Чтобы гарантировать безболезненную интеграцию IP-компонентов, нужны средства, проверяющие соответствие IP-компонента стандарту на интерфейс.

OCP (Open Core Protocol) — это эффективный стандарт соединения компонентов, который был выдвинут и адаптирован группой производителей устройств и разработчиков IP-компонентов, включая UMC, MIPS, Nokia, Texas Instruments и Sonics, для того, чтобы приблизить проектирование SoC-систем на базе стан-

дартных IP-компонентов к режиму «plug-and-play». Используя ОСР, разработчики IP-компонентов и SoC могут сделать свои системы независимыми от специфических протоколов шин.

Doulos, Synopsys, ARM. Проектирование портативных электронных систем требует компромисса между аппаратным и программным обеспечением в течение всего жизненного цикла, а также между поколениями для того, чтобы лучше использовать эволюцию технологии и соответствовать ограничениям на потребление энергии.

В последние годы выдвинуто множество различных подходов с целью упростить поток проектирования, что инициирует взаимодействие на многих уровнях между аппаратным и программным обеспечением. Сейчас SystemC расширяется, чтобы включить моделирование RTOS (Real Time Operating System). Цель SystemC — учесть тот факт, что функциональность мигрирует из аппаратного обеспечения в программное, а большинство встроенного программного обеспечения уже написано на C++.

ChipVision. Все актуальнее становится проектирование систем с малым потреблением энергии. Учет аспектов потребления энергии становится важным компонентом процесса проектирования во временном и стоимостном отношениях. Проектные решения, принятые на ранних стадиях процесса разработки (во время проектирования системного уровня), имеют огромное влияние на потребление энергии.

Данный лабораторный практикум представляет значительно более эффективную, нежели традиционные, методологию проектирования, основанную на использовании недавно разработанного программного комплекса ORINOCO.

2. Наши на DATE '2003

Конференция в рамках DATE '2003 начала свою работу с вручения наград лучшим докладам DATE '2002:

- Analysis of nonlinearities in RF front end architectures using a modified volterra series approach — M. Goffioul, P. Wambacq, G. Vandersteen, S. Donnay, IMEC, BE;
- Using problem symmetry in search based satisfiability algorithms. E. I. Goldberg, Cadence Berkeley Labs, US, M. R. Prasad, Fujitsu, US, R. C. Brayton, UC Berkeley, US;
- Reducing test application time through test data mutation encoding. S. Reda, A. Orailoglu, UC San Diego, US.

Интересно отметить, что одним из лауреатов стал E. I. Goldberg, воспитанник белорусской научной школы, ныне работающий в Cadence Berkeley Labs.

Кроме того, на DATE '2003 ученые из бывшего Советского Союза принимали участие в представлении 15 докладов. Нашими соотечественниками из России были представлены доклады от Российской академии наук и Томского государственного университета, а из Белоруссии — от Белорусской национальной академии наук.

В то же время наши соотечественники были соавторами представленных работ из не-

скольких университетов США (UC San Diego, Michigan U, Portland State U, Georgia State U), Канады (British Columbia U), Великобритании (Newcastle upon Tyne U, Imperial College), фирм США (Cadence Berkeley Labs) и Канады (CRIM, Montreal).

3. Пленарные доклады

Конференция DATE '2003 началась с двух приглашенных пленарных докладов.

Ambient Intelligence (Emile Aarts, вице-президент Philips Research Laboratories, Eindhoven, NL)

В ближайшем будущем люди получат доступ к распределенным сетям интеллектуально взаимодействующих устройств, которые обеспечат их информацией, связью и развлечениями в любое время, в любом месте. Более того, эти сетевые системы будут адаптироваться к пользователю и даже следовать его вкусам. Эти будущие системы станут существенно отличаться от современного оборудования по способу интеграции в человеческую среду и средствам взаимодействия с ней. Ambient Intelligence (буквально — «окружающая интеллектуальность») — это термин, который используется, чтобы обозначить новую парадигму для вычислений и взаимодействий, ориентированных на пользователя. Естественными характерными чертами этой новой концепции становятся ubiquitous computing (буквально — «вездесущие вычисления»), естественное взаимодействие и интеллектуальность. Эта концепция может стать реальностью уже в ближайшем будущем. Уже существуют первые прототипы «окружающей интеллектуальной среды», хотя концепция находится еще только в стадии зарождения. Требуется также дополнительные исследования междисциплинарных команд ученых и инженеров, которые способны интегрировать такие разнообразные дисциплины, как проектирование аппаратуры, разработка программного обеспечения, науки о человеке.

Semiconductor Challenges (Andrea Cuomo, вице-президент STMicroelectronics, IT)

Полупроводники будут играть ключевую роль в технологической эволюции в течение ближайших 20 лет. У нас уже есть множество важных технологий: нанотехнологии, биоэлектроника, фотоника. Центральная роль интегральных схем в экономике будет становиться все сильнее и сильнее в будущем, начиная с конвергенции памяти, секретности, видео, аудио, мобильности и связности. Системы конвергируют, и интегральные схемы конвергируют вместе с системами. Фундаментальная проблема — как транслировать знания из отдельных отраслей в единую архитектуру. Ключевой фактор разрешения этой проблемы — построение правильной культуры. Это означает необходимость построить организацию для инновации с верной пропорцией творчества, личной инициативы и исполнительского мастерства.

Среди секционных заседаний конференции подчеркнуто были выделены две горячие темы для обсуждения — Ambient Intelligence и Reconfigurable Computing.

4. Ambient Intelligence (окружающая интеллектуальность)

Ambient Intelligence — это комбинация регулярно доступных сетевых цифровых устройств для развлечений, образования, безопасности и т. д. Технология должна быть прозрачной, встроенной в нашу окружающую действительность, присутствующей везде, где мы ощущаем потребность в ней, обеспечивать простое взаимодействие и быть приспособленной ко всем нашим органам чувств.

Интеллектуальными называются системы, которые могут автономно реагировать на их окружение, в частности, на поведение пользователей. Например, интеллектуальная домашняя среда может позволить пользователям выбирать песни из огромной базы данных, просто прослушивая куски мелодий или принимая во внимание персональные предпочтения и настроения распознанных пользователей.

Ambient Intelligence (AmI) будет иметь огромное влияние на встроенные системы и цифровое проектирование. AmI вводит многие новые медиа-приложения и новые концепции взаимодействия с пользователем. AmI требует проектирования мощных вычислительных средств для обработки медиа-данных и взаимодействия с пользователями, а также мощной вездесущей коммуникационной инфраструктуры. Одновременно AmI требует чрезвычайно дешевых и малопотребляющих устройств (обеспечивающих вычисления и коммуникации), окружающих пользователя.

Секция 1A «Состояние и достижения в Ambient Intelligence: связывая абстрактные идеи с концепциями реального мира» собрала представителей Philips (NL), Европейского Союза, Unit for Microelectronics (BE), CMU (US), Infineon (DE). Общее мнение: на текущий момент Ambient Intelligence — абстрактное понятие, и потому не может быть использовано непосредственно при принятии решений о выделении фондов, определении исследовательских проектов и разработке бизнес-планов. Понятие Ambient Intelligence будет разрабатываться далее в рамках рабочей программы Европейского Союза (European Union's framework) в следующих направлениях: мобильность и самоуправление, электронные ткани, органическая электроника.

Секция 2A «Введение в Ambient Intelligence» собрала представителей TU Eindhoven (NL), Bologna U (IT), MIT (US), Palo Alto Research Center (US). Под AmI подразумевается то, что высококачественная информация и развлечения становятся легко доступными любому человеку, в любом месте, в любое время и на любом устройстве. Насколько реалистичен такой подход? И что он требует от технологий? AmI интегрирует концепции от вездесущих вычислений (ubiquitous computing) до интеллектуальных систем (intelligent systems). Среда AmI должна быть чрезвычайно динамичной во многих аспектах. И потому соответствующие технологии должны быть очень гибкими и в первую очередь масштабируемыми. Эта сессия исследовала вопросы масштабируемости с точки зрения обработки, коммуникации и алгоритмов.

Секция 3А «Обеспечение секретности в мобильных устройствах: новые проблемы для разработчиков» собрала участников из NEC (US), Texas Instruments (US), UC de Louvain (BE). Поскольку интеллектуальные электронные системы распространяются на все аспекты нашей жизни, получая, храня и передавая широкий диапазон наших жизненно важных персональных данных, секретность становится важным фактором, который должен обеспечиваться для развития многих имеющихся и будущих областей применения. На секции были обсуждены аспекты секретности мобильных устройств. Эти аспекты были транслированы в проблемы, которые встают перед системными архитекторами, разработчиками программного и аппаратного обеспечения: разрыв между мощностью обработки и возможностями питания, эффективная защита содержимого устройств и т. д.

5. Reconfigurable Computing (реконфигурируемые вычисления)

Reconfigurable Computing (RC) дает дополнительную степень свободы в оптимизации стоимости встроенных систем, их энергопотребления, производительности, надежности, стоимости и времени проектирования, и вообще, гибкости. Успешное применение RC в новых продуктах требует интеграции многих дисциплин.

Секция 4В «Планирование в реконфигурируемых вычислениях» — организаторы: TU Braunschweig (DE), Bridges2Silicon (DE). Эта секция посвящена перспективным исследованиям в реконфигурируемых вычислениях.

Секция 5В «Динамические реконфигурируемые системы на кристалле — промышленная перспектива» — организатор Xilinx, US. Сторонники динамически реконфигурируемого аппаратного обеспечения утверждают, что динамически реконфигурируемая логика — это дальнейшее развитие идеологии программирования. Область применения таких устройств — встроенная телекоммуникация. Скептики возражают, что динамически реконфигурируемая логика — это решение, которое ищет проблемы, и что сегодня не видно приложений, которые требуют в применении динамически реконфигурируемой логики.

Секция 6В «Реконфигурируемые вычисления — различные перспективы». Организаторы: Tuebingen U/FZI (DE), IMEC (BE), Xilinx (US), Tensilica (US), Actel (US), Chameleon Systems (US), Axis Systems (US). В связи с сокращением времени на проектирование и постоянно изменяющимися спецификациями проекта гибкость становится ограничением номер один в разработке SoC в будущем. Добавление в список ограничений эффективности использования ресурсов и энергетической оптимальности делают потребность в реконфигурируемых вычислениях еще более актуальной.

Секция 7В «Исследование проектного пространства для реконфигурируемых вычислений». Организаторы: Xilinx (US), IMEC (BE). Были представлены методы исследования проектного пространства для реконфигурируемого процессора, методика трансляции

C-программ в XPP (eXtreme Processing Platform) и разработка алгоритма RSA в FPGA для криптографии с открытым ключом.

Секция 10В «Динамическое управление ресурсами для реконфигурируемых систем». Организаторы: Actel (US), Politecnico di Torino (IT). В данной секции обсуждались различные алгоритмы управления ресурсами программного и аппаратного обеспечения в реконфигурируемых системах.

6. Форум разработчиков программного обеспечения

Секция 1Е «Встроенные операционные системы для SoC». Организаторы: TU Delft (NL), TU Braunschweig (DE). Программное обеспечение становится все более и более важным для SoC. Доклады, представленные в этой секции, отражают опыт разработки встроенных ОС на Motorola (FR), STMicroelectronics (IT), Volkswagen (DE), LIP6 UPMC (FR).

Секция 2Е «Операционные системы: абстракция и переориентация на новые архитектуры». Организаторы: TIMA Laboratory, FR, STMicroelectronics (IT). Операционная система — «позвоночник» взаимодействия аппаратного и программного обеспечения. Моделирование и переориентация на новые архитектуры ОС становится ключевым фактором проектирования и проверки электронных систем.

Секция 3Е «Проектирование и разработка программного обеспечения для встроенных систем». Организаторы: Thales (FR), STMicroelectronics (FR). Растущая сложность встроенных систем заставляет разработчиков использовать новые программные технологии в дополнение к традиционным технологиям разработки систем. Эта секция рассматривает «горячие темы» в разработке программного обеспечения встроенных систем.

Секция 4Е «Встроенные операционные системы для SoC». Организаторы: TIMA Laboratory (FR), TU Denmark (DK). Встроенные операционные системы (OS или RTOS) могут стать следующим уровнем абстракции взаимодействия между разработчиками программного и аппаратного обеспечения. Это может быть использовано для разработки программного обеспечения независимо от аппаратного обеспечения. В этом случае разработчики аппаратного обеспечения SoC должны сделать ОС программным слоем для проектируемых SoC. ОС здесь действует как Hardware Abstraction Layer (HAL, слой абстракции аппаратного обеспечения) между аппаратной платформой и прикладным программным обеспечением. ОС может быть скрыта несколькими программными слоями и может быть частично реализована в аппаратном обеспечении. Данная секция посвящена исследованиям в этой вновь возникающей технологии.

Секция 5Е «Оптимизация программного обеспечения для встроенных систем». Организаторы: RWTH Aachen (DE), Castilla-La Mancha (ES). В данной секции представлены новые методы оптимизации встроенного программного обеспечения на различных уровнях абстракции.

Секция 6Е «Методы разработки энерго-сберегающего программного обеспечения». Организаторы: NEC (US), Dortmund U (DE). В этой секции представлены новые методы анализа и оптимизации программного обеспечения для сложных энергоограниченных систем.

Секция 7Е «Разработка программного обеспечения для безопасной автоматики». Организаторы: TU Braunschweig (DE). Программное обеспечение для автоматики в большинстве случаев должно обеспечивать требования безопасности. Сложные распределенные программные функции представляют огромные проблемы для традиционного подхода к верификации, основанного на симуляции. С другой стороны, программные функции должны соответствовать требованиям высокой устойчивости к неисправностям и требованиям безопасности систем автоматики. Для решения этих проблем проведены специальные исследования по разработке формальных подходов к проектированию безопасных систем автоматики, которые могут стать моделью для разработки безопасного и эффективного по стоимости программного обеспечения.

Секция 8Е «Архитектуры встроенных систем». Организаторы: Politecnico di Milano (IT), DaimlerChrysler Research (DE). На этой секции представлены подходы к проектированию архитектур встроенных систем, включая проектирование и оптимизацию кэш-памяти, внутрикристальное взаимодействие, модификацию системы команд пользователями.

Секция 9Е «Трансформации программного обеспечения, работающего в реальном времени». Организаторы: ETH Zurich (CH), Linköping U (SE). Был представлен новый подход к трансформации данных для уменьшения кэш-промахов во встроенном программном обеспечении, приведен метод трансформации программного обеспечения на блоки для обеспечения перекрытия программного обеспечения во время исполнения, и обсуждалась адаптивная схема улучшения устойчивости ПО к ошибкам, обеспечивающая сокращение потребления энергии.

Секция 10Е «Низкопотребляющее программное обеспечение». Организаторы: IMEC (BE), Fujitsu (US). Эта секция сфокусирована на оптимизацию на системном уровне посредством трансформации программного обеспечения, оптимизации компиляторов и расширений архитектуры.

7. Форум разработчиков аппаратного обеспечения

Секция 1Д «Примеры проектирования». Организованная IMEC (BE) и CMP (FR), была посвящена презентации инновационных проектов на уровне компонентов или SoC-проектов. Были представлены мультипроцессорная архитектура на кристалле для мультимедийных приложений обработки цифровых сигналов, инновационный процессор протоколов на кристалле, компактный IP-компонент, реализующий алгоритм RIJNDAEL. Последние два доклада анализировали различные перспективы архитектуры, основанной на шине AMBA.

Секция 2D «Ключевые технологии и архитектурные компоненты сетевой обработки». Организатор: STMicroelectronics (FR). Сетевые процессоры — это первая реальная сильно масштабируемая промышленная реинкарнация параллельно обрабатывающих архитектур. В этой специальной сессии рассматриваются проблемы архитектур сетевых процессоров (NPU — Network Processing Unit).

Секция 3D «Проектирование, основанное на SystemC». Организаторы: Verona U (IT), Tuebingen U (DE). Рассматривались все главные аспекты проектирования на основе SystemC: верификация, нисходящее проектирование (refinement), синтез.

Секция 4D «Методологии исследования проектного пространства». Организаторы: Siemens ICN (IT), STMicroelectronics (FR). Доклады в этой сессии представили различные методологии оценки и исследования проектного пространства на системном уровне абстракции. В качестве основных рассматривались аспекты производительности и коммуникации.

Секция 5D «Методологии проектирования». Организаторы: Infineon (DE), Ericsson (SE). Данная сессия сфокусирована на новых методологиях проектирования, моделирования, тестирования и верификации аппаратного обеспечения.

Секция 6D «Примеры проектирования на системном уровне». Организаторы: Robert Bosch (DE), Verona U (IT). В этой сессии представлены некоторые интересные проекты системного уровня в различных отраслях (автомобильной, мультимедиа, коммуникаций) и в широком диапазоне методологий (ко-эмуляции, прототипирования, IP-интеграции, реконфигурации).

Секция 8D «Анализ и синтез цифровых систем». Организаторы: Kaiserslautern U (DE), Udine U (IT). Доклады этой сессии осветили успехи в синтезе многозначной логики, оптимизации BDD, анализе последовательностных схем и вычислении времен для схем.

Секция 9D «Верить ли в верификацию, основанную на SAT?» Организаторы: Bremen U (DE), Synopsys (US). Первые два доклада обсудили процедуры верификации корректности SAT-решателей. Третий доклад показал методику обучения для ускорения процесса доказательств. Последний доклад использует основанную на BDD информацию о достижимости для улучшения производительности SAT-решателей.

Секции 7D и 10D были посвящены аналоговому и смешанному (аналого-цифровому) проектированию и симуляции аналоговых и смешанных систем.

8. Тестирование

Секция 1C «Проблемы микросхем, платформенного проектирования и тестирования в технологиях менее 90 нм». Организатор: Intel (US). За последние 30 лет производительность микропроцессоров выросла на пять порядков. Развитие технологий будет продолжаться, но требуется значительное улучшение эффективности использования

транзистора. Представленные предложения во всех дисциплинах (таких, как микроархитектуры, технологии и методологии проектирования, потребление энергии и температура кристалла) решают возникшие проблемы. Особое внимание было уделено влиянию технологических достижений на тестирование и развитие тестовых технологий.

Секция 2C «Сжатие тестовых данных». Организаторы: LIRMM (FR), Politecnico di Torino (IT). Объем данных, требуемых для выполнения современных стратегий тестирования, растет угрожающими темпами. Эта сессия представляет новые стратегии сжатия данных для решения данной проблемы. Доклады освещают сжатие данных в проектах, основанных на граничном сканировании (Scan Based Designs) и методы повышения эффективности алгоритмов сжатия.

Секция 3C «Последние достижения в DFT и BIST». Организаторы: Politecnico di Torino (IT), Massachusetts U, Amherst (US). В этой сессии рассмотрены новые подходы к совершенствованию testability (готовности к тестированию) проектов, BIST (Built-In-Self-Test — встроенное самотестирование) и диагностике: увеличение готовности к тестированию высокопроизводительных конвейерных устройств, целостность сигналов в SoC, обнаружение неисправностей непосредственно во время эксплуатации, псевдослучайные технологии встроенного самотестирования, идентификация сбойных сканирующих цепочек в BIST.

Секция 4C «Тестирование и диагностика задержек». Организаторы: Infineon (DE), McMaster U (CA). Доклады этой сессии представляют новые методы тестирования и диагностики некорректности задержек и идентификации нетестируемых ошибок.

Секция 5C «Creating Value Through Test». Организаторы: Philips (NL), LSI Logic (US), IBM Boeblingen (DE). Тесты обычно рассматриваются как дьявольская необходимость, но интегральные схемы могут иметь дефекты изготовления и потому мы должны тестировать их. Однако методы, используемые для тестирования, могут принести дополнительную пользу для разработчиков, производителей и пользователей. В данной сессии показано, как тестовая инфраструктура может быть использована для улучшения проектов ИС и печатных плат.

Секция 7C «Тестирование и самовосстановление в рабочем режиме». Организаторы: STMicroelectronics (FR), Athens U (GR). В этой сессии обсуждались последние достижения в самовосстановлении данных памяти, позволяющие сократить стоимость, а также средства эффективного синтеза параллельных путей контроля корректности данных, оценки влияния ошибок в программном обеспечении на конвейерные микропроцессоры и эффективное проектирование самопроверки.

Секция 8C «Тестирование систем на кристалле». Организаторы: ARM (UK), VirageLogic International (AR). В данной сессии представлены инновационные и многообещающие подходы в тестировании SoC. Первый доклад представляет самотестирование с использованием ресурсов CPU на кристалле. Второй до-

клад описывает программное BIST-решение для встроенной флэш-памяти. Третий доклад сравнивает несколько способов сжатия данных. Оставшиеся три доклада рассматривают различные аспекты проектирования механизмов тестового доступа к встроенным IP-компонентам.

Секция 10C «Успехи в генерации тестов». Организаторы: Intel (US), FhG IIS/EAS Dresden (DE). Предложены методы генерации тестов, связанные с высокоуровневыми описаниями, построением связи между сканирующими схемами и схемами обнаружения неисправностей.

Секция 6C, организованная Intel (US) и Lancaster U (UK) была посвящена тестированию аналоговых схем.

9. Системное проектирование

Секция 4A «Высокоуровневый синтез». Организаторы: Imperial College London (UK), Erlangen-Nuremberg U (DE). В данной сессии представлены новейшие достижения в генерации арифметических, управляющих и коммуникационных устройств с помощью высокоуровневого архитектурного синтеза.

Секция 5A «Моделирование на уровне систем». Организаторы: Carlos III de Madrid U (ES), Cantabria U (ES). В первой части сессии рассматривается формальный подход к трансформации проекта из спецификации и описания семантики с помощью SystemC. Во второй части рассматриваются другие языки, полезные при исследовании на системном уровне.

Секция 6A «Методы повторного использования IP-компонентов и платформенного проектирования». Организаторы: Carlos III de Madrid U (ES), UP Madrid (ES). Три важных аспекта платформенного проектирования и повторного использования IP-компонентов представлены в этой сессии: интеграция семантически различных IP-компонентов, новые методологии для сжатия кода, основанные на профилировании, и исследование программируемых архитектур для ресивера DVB-T.

Секция 7A «Симуляция на системном уровне». Организаторы: Southampton U (UK), TU Budapest (HU). В этой сессии представлены различные аспекты симуляции на системном уровне.

Секция 8A «Исследование проектного пространства». Организаторы: UC Riverside (US), Philips (NL). Рассматриваются проблемы исследования проектного пространства для кэша, мультипроцессора, реконфигурируемой платформы, программно-аппаратных систем.

Секция 10A «Оптимизация производительности в совместном проектировании аппаратного и программного обеспечения». Организаторы: TU Denmark (DK), TIMA Laboratory (FR). В этой сессии рассмотрены методы оптимизации производительности на различных уровнях абстракции: от послойного подхода к производительному моделированию, от энергетической оптимизации до эффективного подхода к совместному исследованию процессора и памяти.

Секция 3В «Планирование и анализ встроенных систем». Организаторы: Georgia IT (US), Royal IT (SE). Сессия рассмотрела проблемы планирования, временного анализа и распределения задач во встроенных системах реального времени. Было рассмотрено несколько архитектур, в том числе гетерогенные встроенные системы.

10. Уменьшение энергопотребления

Методы снижения энергопотребления обсуждались в уже упомянутых выше секциях 6Е («Методы энергосберегающей разработки программного обеспечения») и 10Е («Низкопотребляющее программное обеспечение»), а также в трех секциях трека В.

Секция 1В «Энерго-эффективные системы памяти». Организаторы: Penn State U (US), Infineon (DE). Секция посвящена проектированию энергоэффективных систем памяти. Здесь представлены решения, основанные на разделении, кодировании и планировании, которые позволяют сократить энергопотребление в различных архитектурах.

Секция 2В «Проектирование и синтез с учетом энергопотребления». Организаторы: STMicroelectronics (IT), CMU (US). Эта сессия посвящена различным аспектам разработки систем. Первый доклад посвящен сокращению энергопотребления при выполнении DES-шифрования, второй — планированию условных графов задач. Третий представляет новое решение в увеличении гибкости и программируемости ASIC-проектов.

Секция 8В «Низкопотребляющие архитектуры». Организаторы: OFFIS/Oldenburg U (DE), NEC (US). Эта сессия посвящена различным аспектам низкопотребляющих архитектур: системы команд, кодирование данных, оптимизация протоколов и фильтров.

Среди интересных секций трека F можно отметить следующие.

Секция 4F «Сети на кристалле (Network-on-Chip)». Организаторы: EPF Lausanne (CH), Eonic Solutions (DE). Данная сессия обсуждает проблемы проектирования и архитектурные подходы к реализации сетей на кристалле для мультипроцессорных SoC.

Секция 9F2 «Коллективное распределенное проектирование и WWW-средства».

Организаторы: Southampton U (UK), C-LAB Paderborn (DE). Инфраструктура для коллективного распределенного проектирования; сетевая среда проектирования электронных систем; системы для управления и географически распределенные средства и базы данных; аспекты безопасности и IP-компонентов.

Секция 8F «Спецификация и верификация в действии». Организаторы: Infineon (DE), Robert Bosch (DE). Эта секция представляет несколько многообещающих подходов к увеличению формально верифицируемых проектов. Обсуждаются примеры практического использования формальной верификации.

Заключение

Перманентная потребность в более быстрых и более дешевых электронных устройствах, в особенности для растущих рынков потребительской электроники и коммуникаций, диктует необходимость выполнения все более сложных проектов за все меньшее время. Поэтому автоматизация проектирования становится стратегической технологией для современных электронных систем — от простых ASIC и встроенных IP-компонентов до огромных систем на чипе, скомпонованных из гетерогенных процессоров, взаимодействующих на основе сетевых протоколов. Использование встроенных процессоров в SoC требует возрастающих усилий на разработку методов создания программного обеспечения как части современных электронных систем. Остается огромной проблемой и тестирование таких сложных электронных систем.

Все эти проблемы, несомненно, найдут свое отражение в DATE '2004, которая состоится в Париже с 29 марта по 2 апреля 2004 года.

Желающим принять участие в DATE '2004 может оказаться полезной информация о материальной поддержке, которая предоставлялась участникам конференции в этом году (можно надеяться на нечто подобное и на DATE '2004).

Ограниченная поддержка представлялась исследователям из экономически неблагополучных стран, прежде всего из стран Центральной и Восточной Европы. Приоритет отдавался студентам и авторам докладов. Обра-

щаться за помощью можно было до 16 января 2003 года к Marta Rencz (rencz@eet.bme.hu). Россияне могли обращаться в РАН к Александру Слемповскому (stal@ici.ru).

Члены ACM SIGDA могут обращаться за финансовой поддержкой по адресу www.sigda.acm.org/programs/TravelGrant или написав непосредственно Cheng-Kok Koh (chengkok@ecn.purdue.edu).

В качестве руководства по приоритетам DATE при принятии докладов приведем классификацию дискутируемых тематик, предложенную при анализе материалов DATE '2002 [1]:

1. IP-компоненты, платформы, NoC, реконфигурируемые архитектуры.
 - 1.1. IP-компоненты — фундамент проектирования.
 - 1.2. Платформы.
 - 1.3. Сети на кристалле.
 - 1.4. Реконфигурируемые архитектуры.
2. Высокоуровневое проектирование: подходы и примеры.
 - 2.1. Совместная разработка (симуляция, эмуляция) программного и аппаратного обеспечения.
 - 2.2. Проектирование и верификация систем с использованием SystemC.
 - 2.3. Методы, системы и примеры совместного проектирования программного и аппаратного обеспечения.
 - 2.4. Использование UML для спецификации встроенных систем.
3. Формальная верификация, логический синтез, тестирование и самотестирование.
 - 3.1. Формальная верификация цифровых систем.
 - 3.2. Логический синтез.
 - 3.3. Тестирование и самотестирование.
4. Методы снижения энергопотребления.

Желающие более подробно ознакомиться с материалами DATE могут обратиться к соответствующему сайту: www.date-conference.com.

Литература

1. Долинский М. Тенденции развития методов и средств автоматизации проектирования встроенных цифровых систем по материалам DATE '2002 // Компоненты и технологии. 2002. № 8.