

СЕМЕЙСТВО УНИВЕРСАЛЬНЫХ ЭМУЛЯТОРОВ МИКРОПРОЦЕССОРНЫХ СИСТЕМ

А.О. Федорцов

В качестве средств комплексной отладки систем на базе микропроцессоров и микроконтроллеров (МП/МК) широко применяются внутрисхемные эмуляторы. Эти устройства позволяют заменять целевой МП/МК на плате проектируемой системы и обеспечивают гибкий контроль за процессом выполнения программ пользователя в режиме отладки [1]. Как правило, для каждого типа МП/МК проектируются свои отладочные средства, в том числе и эмуляторы. Данный подход имеет существенные недостатки, поскольку временные затраты на разработку эмулятора для конкретного процессора весьма велики, а процесс этот приходится многократно повторять. Кроме того, такое положение дел не выгодно и разработчикам, использующим отладочные средства. При переходе на новый тип МП/МК им нужно не только выделить

значительные средства на покупку соответствующих отладочных систем, но и потратить много времени на приобретение навыков работы с ними.

Как средство решения описанных проблем, предлагается семейство универсальных внутрисхемных эмуляторов. Универсальный эмулятор позволил бы значительно сократить материальные и временные затраты на разработку отладочных средств, а также облегчить адаптацию разработчиков к новым МП/МК и снизить себестоимость готовых микропроцессорных устройств. Необходимость в разработке семейства эмуляторов вызвана различными требованиями к объему и разрядности эмулируемой памяти у МП/МК разных типов, а применение эмуляторов с «запасом» памяти для отладки простых приборов экономически не оправдано. Универсальность достигается за счет трех основных принципов: модульность, программируемая внутренняя структура и поддержка интерфейса JTAG.

Промышленностью выпускается весьма широкий спектр МП/МК. Они имеют самые разнообразные способы реализации процессорного ядра, различные разрядности, наборы команд, способы организации шин, внутренние периферийные устройства, параметры сигналов, типы корпусов и пр. Для эффективной поддержки этого многообразия имеет смысл объединить общие для всех эмуляторов узлы в одном модуле – базовом, а настройку под конкретный МП/МК осуществлять при помощи стыкуемого с ним сменного модуля. Причем в большинстве случаев на сменном модуле будет находиться лишь целевой МП/МК, так что затраты на его разработку и изготовление будут минимальными.

Универсальный эмулятор планируется реализовать на микросхемах программируемой логики. Наряду с такими преимуществами этого подхода как упрощение конструкции, снижение трудоемкости разработки и стоимости производства, уменьшение габаритов и потребляемой мощности конечных изделий, появляется возможность гибко изменять реализацию структурных элементов базового модуля эмулятора в соответствии с особенностями того или иного МП/МК. Для реализации этого принципа можно выбрать микросхемы программируемой логики с загружаемой структурой на основе быстродействующих ОЗУ с изменяемой конфигурацией, такие, как Altera FLEX [2].

Использование схемы интерфейса JTAG в универсальном эмуляторе позволит унифицировать методы подключения и отладки соответствующих МП/МК. Также при использовании JTAG можно производить отладку МП/МК, не вынимая их из отлаживаемых устройств, что весьма важно для высокоинтегрированных систем с затрудненным доступом к электронным цепям. Кроме того, интерфейс JTAG может применяться для загрузки схемы эмулятора в микросхемы программируемой логики Altera FLEX [2].

Для проектирования принципиальной схемы эмулятора используется система высокоуровневого проектирования чипов HLCCAD, разрабатываемая в Гомельском государственном университете им. Ф. Скорины [3]. Система предназначена для ввода, редактирования, моделирования и анализа результатов моделирования цифровых устройств. Разработка принципиальной

схемы эмулятора ведется методом иерархического проектирования сверху вниз. Для моделирования эмулятора весьма важной является возможность HLCCAD работать с моделями процессоров, а также поддержка моделирования программно-аппаратных систем, работающих под управлением ПК.

Некоторые из описанных выше принципов построения эмуляторов и методов проектирования использовались при разработке эмулятора микроконтроллеров семейства MCS51 ANT-97 [4].

Литература

1. Домин С.Б., Иванов Е.А., Муренко Л.Л. Средства комплексной отладки микропроцессорных устройств // Микропроцессорные БИС и их применение. М.: Энергоатомиздат. 1988.
2. В.В. Соловьев, А.Г. Васильев "Программируемые логические интегральные схемы и их применение" Беларуская навука, Минск; 1998.
3. М.С. Долинский, В.А. Литвинов, А.В. Галатин Система высокоуровневого проектирования цифровых устройств HLCCAD. Минск Электроника, №10. 1998г., с. 19-21.
4. Федорцов А.О., Зисельман И.М., Долинский М.С. Внутрисхемный эмулятор микроконтроллеров семейства MCS51 . Минск, //Радиолюбитель. №.8,9. 1998.