

УДК 681.3

Интегрированная среда сквозной совместной разработки аппаратного и программного обеспечения встроенных цифровых систем

М. С. Долинский

Пакет инструментальных систем сквозного совместного проектирования программного и аппаратного обеспечения встроенных мультипроцессорных систем включает в себя следующие компоненты:

Wlnter – среда отладки программного обеспечения мультипроцессорных систем с возможностью высокоуровневой симуляции аппаратного обеспечения и внешней среды;

HLCCAD – среда высокоуровневого проектирования и отладки аппаратного обеспечения цифровых систем с возможностью симуляции программного обеспечения на уровне машинных кодов и поведенческого моделирования внешней среды;

IEESD-2000 – среда совместного проектирования и отладки программного и аппаратного обеспечения мультипроцессорных систем с поведенческой симуляцией/эмуляцией внешней среды;

GENMOD – средства генерации моделей процессоров;

MPDD – среда разработки и синтеза устройств с микропрограммным управлением;

UniICS – универсальный внутрисхемный симулятор;

UniICE – универсальный внутрисхемный эмулятор;

UniSAn – универсальный синтаксический анализатор;

RtASM – ассемблер, настраиваемый на целевую архитектуру.

Ниже приводятся лишь самые общие сведения о назначении и свойствах соответствующих компонент, выгодно отличающих ее от конкурентов на рынке (если таковые имеются).

Хочется подчеркнуть также такое ОБЩЕЕ достоинство всех компонент как ИНТЕРОПЕРАБЕЛЬНОСТЬ. То есть, оставаясь в принципе независимыми разработками и обеспечивая возможность своего использования без наличия других компонент, все компоненты развиваются исходя из неукоснительного выполнения требования прозрачной для пользователей бесшовной интеграции всех компонент в единый комплекс IEESD-2000.

Как и многие другие системы подобного назначения, HLCCAD позволяет визуально проектировать, но в отличие от аналогов HLCCAD позволяет в качестве компонент иметь модели процессоров. А затем симулировать совместно исполнение отлаженных программ на этом процессоре (со скоростью до сотен тысяч инструкций в секунду) и изменение состояний остальной части схемы на любом из выбранных пользователем уровне: вентильном, регистровых передач, функционально-логическом.

Другое важное отличие – возможность ОДНОВРЕМЕННО часть проекта симулировать, а часть эмулировать с помощью разработанного нами же аппаратно-программного комплекса UniICS. Перераспределение проекта между симуляцией и эмуляцией осуществляет пользователь в визуальном режиме.

На рынке СНГ, как минимум, нет средств, позволяющих отлаживать программное обеспечение мультипроцессорной системы. В то же время Wlnter позволяет визуально сконфигурировать такую систему, а затем отлаживать ее программное обеспечение, написанное как на ассемблере (встроенный ассемблер поставляется нами вместе с моделью процессора. можно использовать и внешний ассемблер стороннего разработчика), так и на языках более высокого уровня, например, С – при наличии соответствующего компилятора и конвертора отладочной информации. Конвертор отладочной информации разрабатывается нами для каждого стандарта хранения отладочной информации.

Важным свойством Winter является его возможность параллельно исполнению программ симулировать высокоуровневые модели аппаратного обеспечения и внешней среды и их взаимодействие.

Обеспечивается симуляция как "потактная" так и "на уровне инструкций", максимальная производительность симуляции – до 10 миллионов инструкций в секунду на Pentium II, 1 ГГц, 256 Мбт ОП.

IEESD – это совместная отладка программного и аппаратного обеспечения с возможностью настройки на модель процессора.

На сегодняшний день только Seamless фирмы Mentor Graphics решает подобную задачу, привлекая к процессу еще множество других продуктов (Renoir, ModelSim, XRAY Debugger). Не являются открытыми для пользователей ни интерфейс моделей процессоров, ни технология их создания. И, наконец, суммарная стоимость всех продуктов, требуемых для совместной отладки программного и аппаратного обеспечения с помощью Seamless, легко достигает, а для мультипроцессорных систем и сильно превышает, сотню тысяч долларов США.

MPDD – среда разработки и синтеза устройств с микропрограммным управлением. Пользователь может написать и отладить программу на разработанном нами ассемблере микропрограммных автоматов. Ассемблер по своим возможностям и синтаксису близок к ассемблеру Intel 8086 (возможна перенастройка синтаксиса по желанию пользователя). Для отладки микропрограмм используется среда Winter и специально разработанная нами модель виртуального процессора микропрограммных автоматов. После завершения отладки микропрограммы компилятор микропрограмм генерирует HLCCAD-схему соответствующих операционного и управляющего автоматов. Имеются опции, управляющие соотношением аппаратные затраты / производительность.

Инструментальная система дистанционного обучения (<http://dl.gsu.unibel.by>) позволяет пользователю Интернет зарегистрироваться, ознакомиться с имеющимися учебными курсами, подписаться на выбранный курс, получить теорию и задания. Выполненное задание ("решение") может быть загружено в систему. Если в курсе указано, что эти задания проверяются человеком, то они помещаются в очередь и ждут пока назначенный тьютор не откроет их, проверит, выставит оценку и, возможно, напишет комментарии. Если в курсе указано, что проверка выполняется автоматически, то вызывается соответствующая программа, ей передается полученное "решение", программа его анализирует выставляет оценку и пишет комментарии.

В настоящее время в эту систему интегрированы:

- Winter – для проверки программ, написанных на ассемблере для различных микроконтроллеров, модели которых уже выполнены нами (Intel 8051, Motorola 68HC05/08, Atmel AVR);
- HLCCAD – для проверки проектов аппаратного обеспечения;
- IEESD – для проверки проектов, включающих процессоры и программы для них, а также некоторое аппаратное окружение.

Данные возможности используются при организации обучения студентов математического факультета по курсам "Элементы вычислительной техники" (специальность – математика, 3 курс), "Физические основы ЭВМ" (специальность – прикладная математика, 4 курс), а также при проведении соответствующих конкурсов в рамках Гомельской Недели Компьютерных Наук (Gomel Computer Science Week – <http://www.gsu.unibel.by/gcsw>)

Abstract. The paper presents analytical view of EDA tools for HW/SW co-development of multi-core SoCs developed in NewIT Research Labs.