

А. Л. Трофименков, А. Н. Якубицкий, В. И. Кардаков

(БА, Минск)

ОСОБЕННОСТИ ДИАГНОСТИРОВАНИЯ ПРОГРАММИРУЕМЫХ ЛОГИЧЕСКИХ ИНТЕГРАЛЬНЫХ СХЕМ

С развитием электронных технологий постоянно обновляется и усложняется элементная база. Вместо «жесткой» логики в аппаратуре стали применять программируемые логические интегральные схемы (ПЛИС). Уровень их сложности постоянно растет, поэтому процесс диагностирования аппаратуры также усложняется. Как и в любых микросхемах, в ПЛИС возникают различные виды отказов: короткое замыкание между трассирующими линиями связи; обрыв трассирующей линии связи; константный отказ на входах и выходах ПЛИС; отказ конфигурационно-логического блока; отказ блока ввода-вывода. Диагностирование ПЛИС осуществляется по следующим направлениям: 1) создание тестов, основанных на существующих структурах и свойствах ПЛИС; 2) изменение структуры ПЛИС, приводящее к возникновению некоторых новых свойств.

В современных ПЛИС для тестирования используются блоки встроенного самотестирования BIST (built-in self-test). В состав BIST-блока входят генератор тестовых последовательностей, регистратор и анализатор реакций выходов. Тестирование ПЛИС с помощью BIST-блоков позволяет проверить исправность всех конфигурационно-логических блоков (КЛБ) и трассирующих линий связи путем сравнения выходных реакций. Тестирование проводится в следующей последовательности. Сначала часть КЛБ конфигурируется в блоки BIST, а оставшаяся часть подвергается проверке. Затем для формирования блоков BIST используются уже проверенные КЛБ и производится тестирование оставшихся КЛБ. Данный способ позволяет параллельно тестировать большое количество КЛБ, однако не обеспечивает тестирование блоков ввода-вывода. Эта задача решается использованием внешнего генератора тестовых последовательностей и внешнего анализатора выходных реакций. Вышеперечисленные устройства подключаются непосредственно к блокам ввода-вывода. Тестовая последовательность поступает на блоки ввода-вывода, затем через КЛБ на следующие блоки ввода-вывода и далее на анализатор выходных реакций. Тестирование может проводиться параллельно по нескольким входам ПЛИС, максимальное количество которых определяется количеством ножек ПЛИС. Тестовая последовательность, поступающая на КЛБ, проверяет исправность входящих в него постоянного запоминающего устройства, триггеров и мультиплексоров.

Таким образом, предложенные способы диагностирования ПЛИС позволяют проверить исправность блоков ввода-вывода, КЛБ и трассирующих линий связи. Применение блоков BIST позволяет произвести тестирование ПЛИС, используя внутренние ресурсы, что исключает необходимость использования дополнительных внешних устройств.